

УДК 681.513.2

DOI: 10.35211/2500-0586-2024-2-47-6-12

А. Н. Шилин, Д. Т. Нго, Н. С. Кузнецова

СТРУКТУРНЫЙ МЕТОД ПОВЫШЕНИЯ БЫСТРОДЕЙСТВИЯ ЦИФРОВЫХ ФИЛЬТРОВ

Волгоградский государственный технический университет

shanvstu@gmail.com, ndtvstu@gmail.com, artex23@yandex.ru

Автор, ответственный за переписку: Надежда Сергеевна Кузнецова, artex23@yandex.ru

Цифровые системы автоматического управления должны обеспечивать необходимую точность и быстродействие обработки информации. Требования по быстродействию весьма актуальны для цифровых фильтров систем управления, работающих в режиме реального времени. Рассмотрен структурный метод повышения быстродействия цифровых фильтров по условию компромиссного требования быстродействие – точность. Проведена оценка быстродействия трех вариантов структурных схем реализации передаточной функции цифрового фильтра. В качестве критерия оценки использовано время, необходимое для выполнения программы микроконтроллера. На основании полученных результатов можно сделать вывод о том, что параллельная декомпозиция реализации передаточной функции цифрового фильтра обладает лучшим быстродействием по сравнению с остальными декомпозициями.

Ключевые слова: цифровая обработка сигнала, цифровой фильтр, быстродействие, передаточная функция, структурные методы

A. N. Shilin, D. T. Ngo, N. S. Kuznetsova

THE STRUCTURAL METHOD FOR INCREASE THE PERFORMANCE OF DIGITAL FILTERS

Volgograd State Technical University

Digital automatic control systems must provide the necessary accuracy and performance of information processing. The performance requirements are very actual for digital filters of control systems operating in real time mode. In this paper considers the structural method for increase the performance of digital filters on the condition of a compromise requirements performance-accuracy. Evaluation of performance of three embodiments of structural schemes for realization the transfer function of digital filter was carried out. As a criterion for performance evaluation used the time required to perform the microcontroller program. Based on the results obtained, we can conclude that the parallel decomposition for realization the transfer function of digital filter has the best performance compared to the other decompositions.

Keywords: digital signal processing, digital filter, performance, transfer function, structural methods

В оптико-электронных приборах при обработке сигналов широко используются цифровые фильтры, которые должны обеспечивать требования по быстродействию и точности. Повысить быстродействие системы можно за счет увеличения частоты дискретизации, однако при увеличении частоты возрастает погрешность обработки цифровой информации. Таким образом, выбор частоты дискретизации должен осуществляться с учетом компромиссных тре-

бований. Особенно это актуально для цифровых систем, реализующих рекурсивные алгоритмы, поскольку при вычислениях с помощью таких алгоритмов происходит накопление погрешности. Основной причиной погрешности накопления является операция округления при вычислениях. Значение этой погрешности зависит от алгоритма решения и разрядности данных [1]. Поэтому необходим анализ других методов решения задачи по компромиссным тре-

бованиям точность – быстродействие. Из источников [1–4] следует, что погрешность накопления зависит от структурной схемы алгоритма или формы декомпозиции. Так, например, реализация фильтра с непосредственной декомпозицией при степенях, близких к 5 и 6, может быть неустойчивой. Реализация с последовательной декомпозицией более устойчива, но менее быстродействующая. Таким образом, необходимо провести анализ по точности и быстродействию различных структурных вариантов цифровых регуляторов и фильтров.

Рассмотрим различные варианты структурных схем реализации импульсной передаточной функции $D(z)$. В качестве примеров реализации различных схем представим передаточную функцию четвертой степени (рис. 1). Если задана передаточная функция в виде:

$$D(z) = \frac{a_{m+1}z^m + a_m z^{m-1} + \dots + a_1}{b_{n+1}z^n + b_n z^{n-1} + \dots + b_1}, \quad (1)$$

то по этому уравнению без вычислений может быть получена диаграмма состояния с непосредственной декомпозицией (рис. 1, а).

Уравнение (1) можно привести к другому виду:

$$D(z) = \frac{K(z+c_1)(z+c_2)\dots(z+c_m)}{(z+d_1)(z+d_2)\dots(z+d_n)}, \quad (2)$$

где $n \geq m$; $c_1 \div c_m$ и $d_1 \div d_n$ – нули и полюсы $D(z)$ соответственно.

Это уравнение представляет собой произведение передаточных функций звеньев первого порядка. Диаграмма состояния в этом случае является последовательной декомпозицией (рис. 1, б).

С помощью разложения уравнения (1) на простые слагаемые:

$$D(z) = \sum_{k=1}^i \frac{K_k}{z+d_k} + \sum_{k=i+1}^n \frac{K_k}{(z+d_k)^{k-i}}. \quad (3)$$

В этом уравнении первое слагаемое соответствует различным собственным значениям $d_k, k = 1, 2, \dots, i$, а второе – кратным, причем через $d_{i+1} = d_{i+2} = \dots = d_n$ обозначено собственное значение кратности $n - i$.

Уравнение (3) представляет собой сумму передаточных функций звеньев первого порядка (рис. 1, в). На рис. 1, г–д изображены схемы устройств с комбинацией последовательной и параллельной декомпозиций [1].

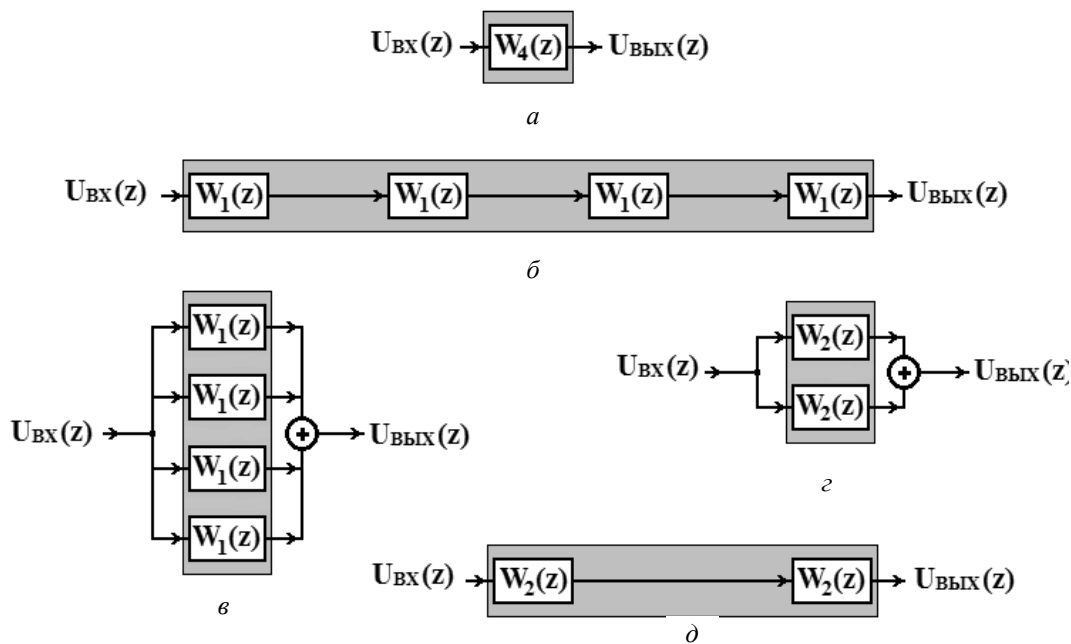


Рис. 1. Структурные схемы реализации передаточной функции:
а – непосредственная декомпозиция; б – последовательная декомпозиция;
в – параллельная декомпозиция; г–д – комбинации декомпозиций

Рассмотрим методику определения быстродействия разных вариантов цифровых фильтров на решении конкретной задачи. В качестве

примера для анализа быстродействия цифровых фильтров рассмотрим фильтр с передаточной функцией:

$$D(z) = \frac{z^3 - 2,4z^2 + 1,91z - 0,504}{z^4 - 5z^3 + 9,35z^2 - 7,75z + 2,4024}. \quad (4)$$

Для численного анализа преобразуем уравнение (4) к следующим формам:

$$D(z) = \frac{(z-0,7)(z-0,8)(z-0,9)}{(z-1,1)(z-1,2)(z-1,3)(z-1,4)}$$

$$D(z) = \frac{z-0,7}{z-1,1} \cdot \frac{z-0,8}{z-1,2} \cdot \frac{z-0,9}{z-1,3} \cdot \frac{1}{z-1,4}$$

$$D(z) = \frac{1-0,7z^{-1}}{1-1,1z^{-1}} \cdot \frac{1-0,8z^{-1}}{1-1,2z^{-1}} \cdot \frac{1-0,9z^{-1}}{1-1,3z^{-1}} \cdot \frac{z^{-1}}{1-1,4z^{-1}}. \quad (5)$$

Из уравнения (5) может быть получена диаграмма состояния (рис. 2) с последовательной декомпозицией:

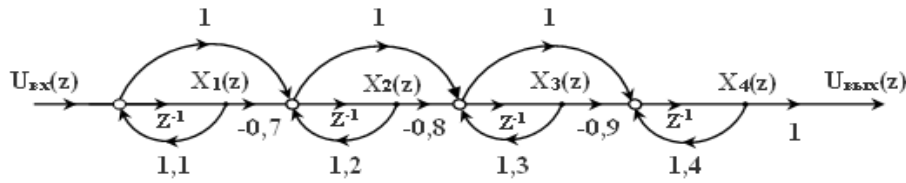


Рис. 2. Последовательная декомпозиция

Для получения диаграммы состояния с непосредственной декомпозицией воспользуемся выражением (4):

$$D(z) = \frac{z^{-1} - 2,4z^{-2} + 1,91z^{-3} - 0,504z^{-4}}{1 - 5z^{-1} + 9,35z^{-2} - 7,75z^{-3} + 2,4024z^{-4}}, \quad (6)$$

по этому уравнению (6) без вычислений получена диаграмма состояния (рис. 3):

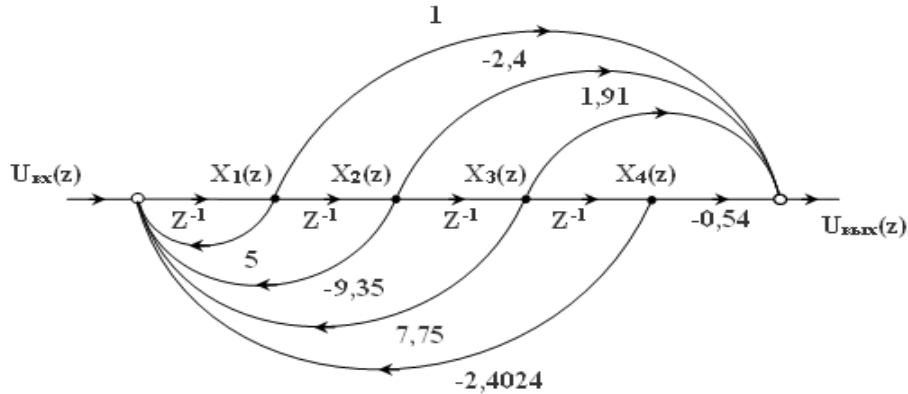


Рис. 3. Непосредственная декомпозиция

С помощью разложения уравнения (4) на простые слагаемые получим выражение (7):

$$D(z) = \frac{z^3 - 2,4z^2 + 1,91z - 0,504}{(z-1,1)(z-1,2)(z-1,3)(z-1,4)}$$

$$D(z) = \frac{A_1}{z-1,1} + \frac{A_2}{z-1,2} + \frac{A_3}{z-1,3} + \frac{A_4}{z-1,4}$$

$$D(z) = \frac{-4}{z-1,1} + \frac{30}{z-1,2} + \frac{-60}{z-1,3} + \frac{35}{z-1,4}$$

$$D(z) = \frac{-4z^{-1}}{1-1,1z^{-1}} + \frac{30z^{-1}}{1-1,2z^{-1}} + \frac{-60z^{-1}}{1-1,3z^{-1}} + \frac{35z^{-1}}{1-1,4z^{-1}}. \quad (7)$$

Уравнение (7) представляет собой сумму передаточных функций звеньев первого поряд-

ка, которому соответствует диаграмма состояния с параллельной декомпозицией (рис. 4):

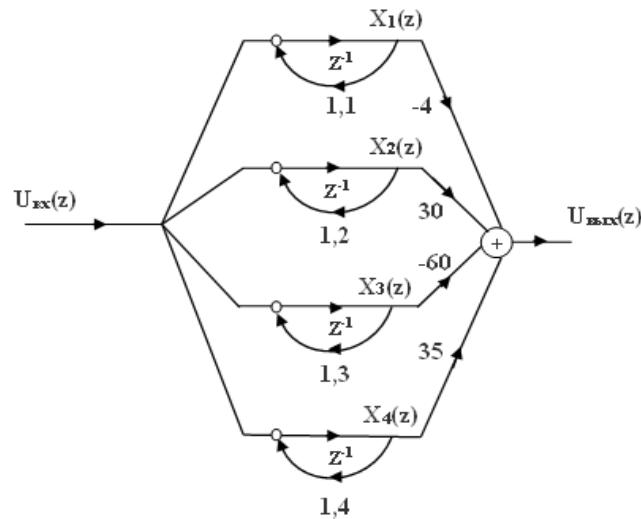


Рис. 4. Параллельная декомпозиция

Проведем анализ быстродействия всех трех вариантов реализации цифрового фильтра. Быстродействие фильтра в рабочем режиме оценим как время, необходимое для выполнения программы микроконтроллера. То есть будем определять количество тактов, которое необходимо для выполнения команды. Время выполнения одного такта определяется тактовой частотой F микроконтроллера.

Предположим, что в описании системы команд МП K580ИК80 – программа управляющей работой контроллера, микропроцессор которого работает с тактовой частотой $F = 2$ Мц (период составляет $T = 0,5$ мкс). На основе этих данных можем записать длительности выполнения операций следующих операций [5–6] (табл. 1):

Таблица 1

Программная реализация временной задержки

CALL	TIME	- 17 тактов - 8,5 мкс
MVI	B, 31	- 7 тактов - 3,5 мкс
DCR	B	- 5 тактов - 2,5 мкс
JNZ	COUNT	- 10 тактов - 5,0 мкс
RET		- 10 тактов - 5,0 мкс

Однократно исполняемые команды (CALL, MVI, RET) в этой подпрограмме требуют 17 мкс (8,5 мкс + 3,5 мкс + 5 мкс). Время выполнения пары команд (DCR, JNZ) составляет 7,5 мкс. 31 = 232,5 мкс. Таким образом, сумма времени выполнения задержки 232,5 + 17 = 249,5 мкс (табл. 2).

Таблица 2

Программная реализация операции умножения

MULT:	MVI	B, 0	- 7 тактов - 3,5 мкс
	MVI	L, 9	- 7 тактов - 3,5 мкс
NXBIT:	MOV	A, C	- 5 тактов - 2,5 мкс
	RAR		- 4 тактов - 2,0 мкс
	MOV	C, A	- 5 тактов - 2,5 мкс
	DCR	L	- 5 тактов - 2,5 мкс
	JZ	DONE	- 10 тактов - 5,0 мкс
	MOV	A, B	- 5 тактов - 2,5 мкс
	JNC	NOADD	- 10 тактов - 5,0 мкс
	ADD	D	- 4 тактов - 2,0 мкс
NOADD:	RAR		- 4 тактов - 2,0 мкс
	MOV	B, A	- 5 тактов - 2,5 мкс
	JMP	NXBIT	- 10 тактов - 5,0 мкс
DONE:	HLT		- 7 тактов - 3,5 мкс

Предположим, что в программе реализации самого простого умножения однобайтных чисел после команды JZ DONE выполняется команда HLT (не реализуются команды: MOVA, B;

JNCNOADD; ADDD и подпрограмма NOADD). В этом случае для выполнения операции умножения необходимо время 25 мкс (табл. 3).

Таблица 3

Программная реализация операции сложения

ADDN:	MVI	B, N	- 7 тактов - 3,5 мкс
	LXI	D, FIRST	- 10 тактов - 5,0 мкс
	LXI	H, SECND	- 10 тактов - 5,0 мкс
	XRA	A	- 4 тактов - 2,0 мкс
LOOP:	LDAX	D	- 7 тактов - 3,5 мкс
	ADC	M	- 7 тактов - 3,5 мкс
	STAX	D	- 7 тактов - 3,5 мкс
	DCR	B	- 5 тактов - 2,5 мкс
	JZ	DONE	- 10 тактов - 5,0 мкс
	INX	H	- 5 тактов - 2,5 мкс
	INX	D	- 5 тактов - 2,5 мкс
	JMP	LOOP	- 10 тактов - 5,0 мкс
DONE:	HLT		- 7 тактов - 3,5 мкс

Предположим, что в программе реализации самого простого сложения однобайтных чисел после команды JZ DONE выполняется команда HLT (не реализуются команды: INX H, INX D, JMP LOOP). В этом случае для реализации операции сложения необходимо время 37 мкс.

Следует отметить, что некоторые команды могут выполняться за различное количество тактов, в зависимости от условия выполнения команды. В таком случае необходимо выбирать минимально возможное количество тактов, необходимое для выполнения команды. Потому что блоков сложения, умножения и задержки

при последовательной и непосредственной декомпозиции больше, чем при параллельной декомпозиции.

Из численного анализа получены следующие результаты времени выполнения различных операций (табл. 4): умножения 25 мкс, сложения 37 мкс, задержки 249,5 мкс. Причем последовательная декомпозиция состоит из 11 блоков умножения, 4 блоков сложения и 4 блоков задержки. Непосредственная – 8 блоков умножения, 2 блоков сложения и 4 блоков задержки. Параллельная – 2 блоков умножения, 2 блоков сложения и 1 блока задержки.

Таблица 4

Схемы декомпозиции	Операция умножения		Операция сложения		Операция задержки		Реализация фильтра
	блок	время	блок	время	блок	время	время
Последовательная	11	275 мкс	4	148 мкс	4	998 мкс	1421 мкс
Непосредственная	8	200 мкс	2	74 мкс	4	998 мкс	1272 мкс
Параллельная	2	50 мкс	2	74 мкс	1	249,5 мкс	373,5 мкс

Таким образом, на основании полученных результатов можно сделать вывод о том, что третий вариант реализации фильтра обладает лучшим быстродействием (373,5 мкс) по сравнению с первым (1421 мкс) и вторым (1272 мкс) вариантами реализации фильтра. Качественно полученный результат для параллельной де-

композиции ожидаем, однако в этом анализе получены численные результаты, позволяющие более обоснованно проектировать цифровые фильтры для конкретных задач.

Для различных схем декомпозиции предложены схемы реализации цифровых фильтров на базе микроконтроллеров ATmega8-16PU

и *Atmega-64* (рис. 5–7). Таблица соответствия между командами микроконтроллера и количеством тактов, необходимых для их выполнения, при-

ведена в документации на микроконтроллер модели *Atmega8-16PU* или *Atmega-64*, параллельная декомпозиция реализуется на базе *Atmega-64*.

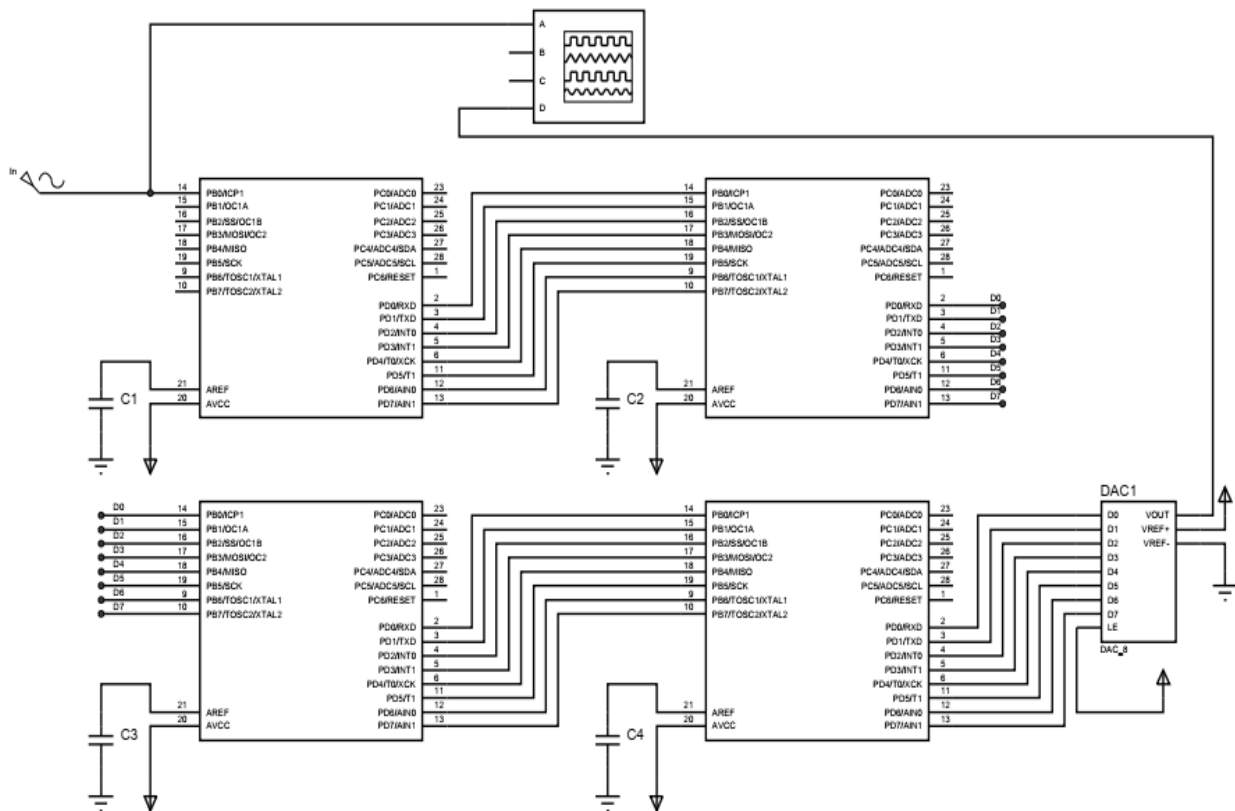


Рис. 5. Схема цифрового фильтра (последовательная декомпозиция)

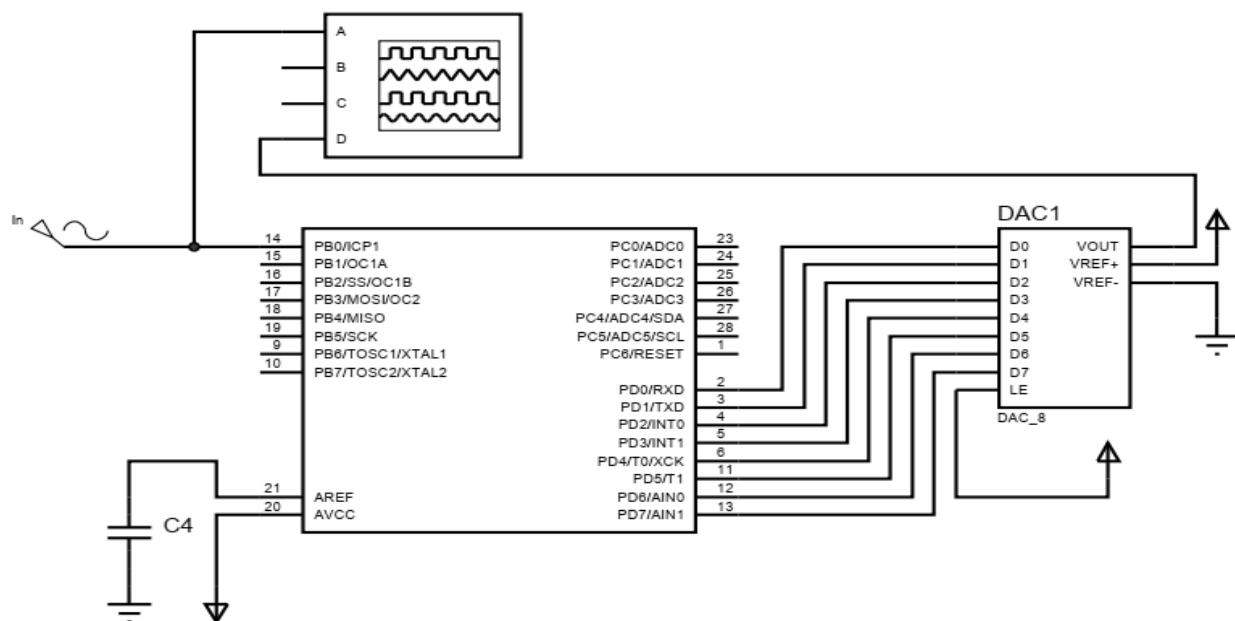


Рис. 6. Схема цифрового фильтра (непосредственная декомпозиция)

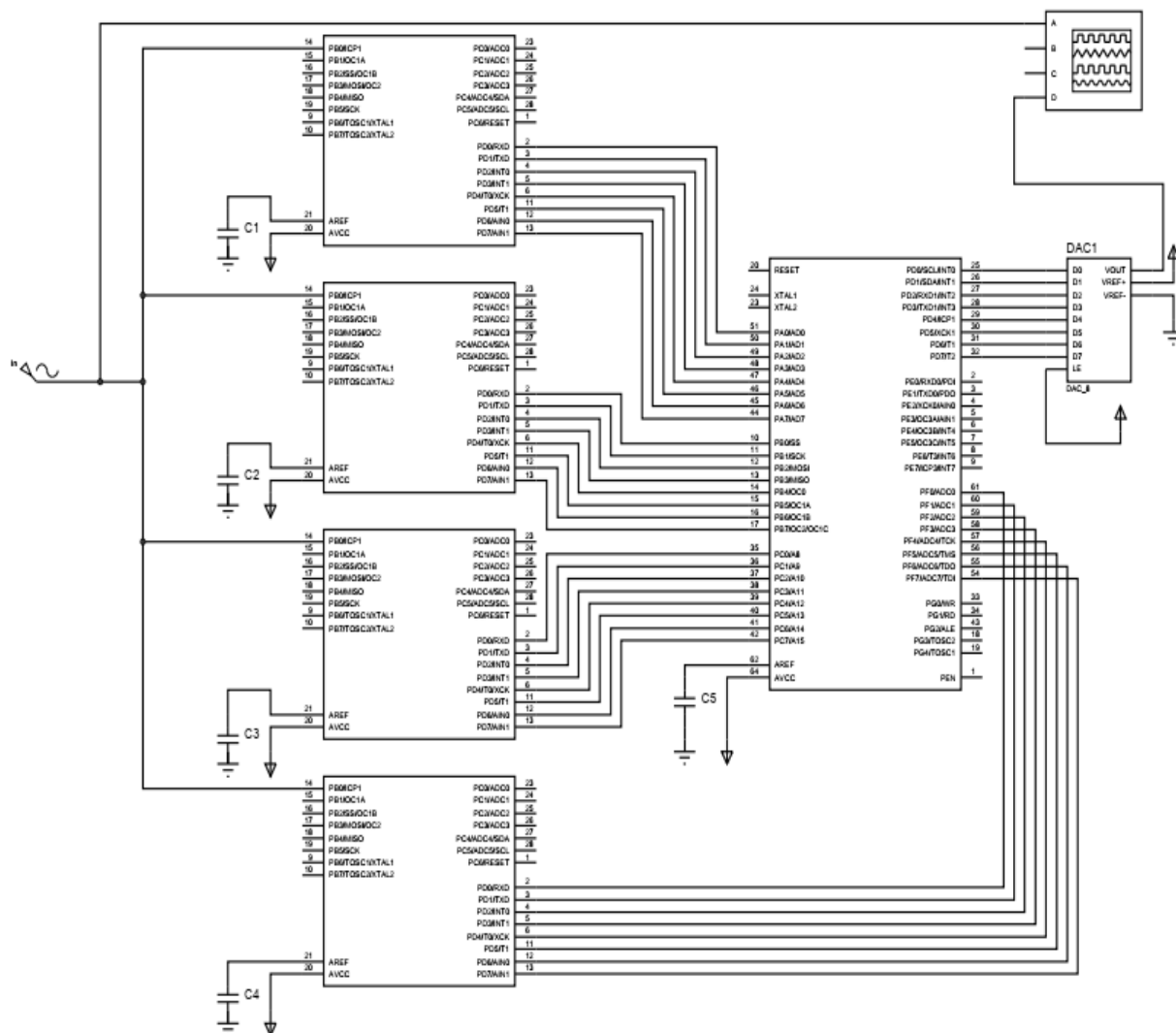


Рис. 7. Схема цифрового фильтра (параллельная декомпозиция)

Выводы

На основе предложенной методики проведен анализ быстродействия различных структурных схем реализации цифровых фильтров. Из проведенного анализа следует, что быстродействие фильтров с параллельной декомпозицией значительно выше других вариантов реализации. Предложенная методика может найти применение при проектировании цифровых систем контроля и управления в различных отраслях промышленности. Кроме того, методика может быть использована при анализе существующих систем автоматизированного проектирования электронных схем, например, по программе *Proteus*.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Куо, Б. Теория и проектирование цифровых систем управления: пер. с англ. / Б. Куо. – М.: Машиностроение, 1986. – 448 с.
2. Шилин, А. Н. Точность цифровых систем управления с рекуррентными алгоритмами / А. Н. Шилин // Приборы и системы управления. – 1999. – № 7. – С. 5–8.
3. Шилин, А. Н. Исследование методов цифрового моделирования аналоговых САУ / А. Н. Шилин, Е. Г. Зенина, С. А. Бедкин // Приборы и системы. Управление, контроль, диагностика. – 2001. – № 7. – С. 46–50.
4. Шилин, А. Н. Определение параметров численных моделей динамических звеньев аналоговых САУ / А. Н. Шилин, О. А. Крутякова // Приборы и системы. Управление, контроль, диагностика. – 2009. – № 9. – С. 17–19.
5. Каган, Б. М. Основы проектирования микропроцессорных устройств автоматики / Б. М. Каган, В. В. Сташин. – М.: Энергоатомиздат, 1987. – 304 с.
6. Токхайм, Р. Л. Микропроцессоры Курс и упражнения / Р. Л. Токхайм; пер. с англ.; под ред. В. Н. Грасевича. – М.: Энергоатомиздат, 1988. – 336 с.